

## (54) METHOD AND DEVICE FOR READING PICTURE

(11) 4-267672 (A) (43) 24.9.1992 (19) JP

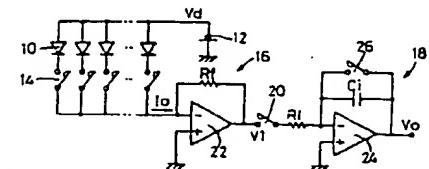
(21) Appl. No. 3-48941 (22) 21.2.1991

(71) KANEYAFUCHI CHEM IND CO LTD (72) SATORU MURAKAMI(2)

(51) Int. Cl<sup>s</sup>. H04N1/04, H01L27/148, H04N1/028, H04N5/335

**PURPOSE:** To read a picture accurately even when the sensitivity is different by each photodiode in the picture reader (image sensor) by the charge storage system.

**CONSTITUTION:** An output current  $I_o$  from a photodiode 10 is converted and amplified by a current amplifier circuit 16 and its output voltage  $V_1$  is integrated for a time by an integration circuit 18, then the integration time is adjusted by switching a switching element 20. That is, the signal is integrated for a longer time for the photodiode 10 with a low sensitivity.



## (54) MOBILE BODY PICTURE COMMUNICATION EQUIPMENT

(11) 4-267673 (A) (43) 24.9.1992 (19) JP

(21) Appl. No. 3-28414 (22) 22.2.1991

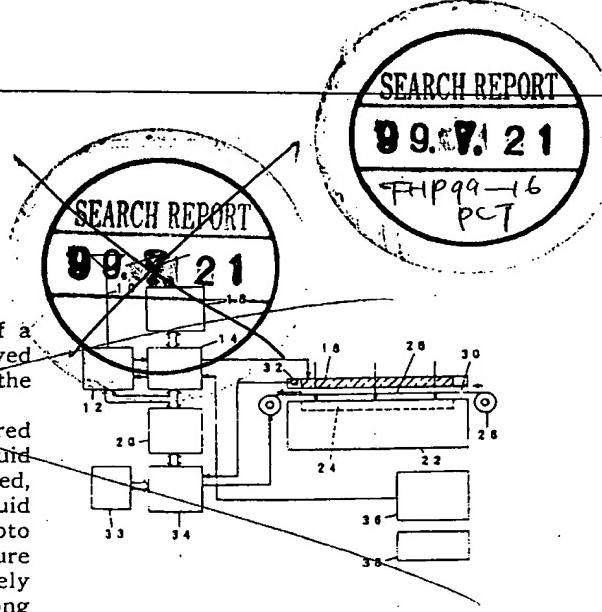
(71) MATSUSHITA GRAPHIC COMMUN SYST INC

(72) KIYONORI SEKIGUCHI

(51) Int. Cl<sup>s</sup>. H04N1/23, G03B17/52, H04N5/66

**PURPOSE:** To attain the mobile operation for a long time under the use of a small sized built-in battery by displaying document picture information received by a radio communication unit onto the screen and exposing and copying the information onto an immediate finish type photo sensing material.

**CONSTITUTION:** A facsimile signal received in a radio-wave is once stored in a picture information memory 16 and displayed on the screen by a liquid crystal display panel 18. When a prescribed recording operation is implemented, a focus face shutter 26 is activated to expose the display picture on the liquid crystal display panel 18 is exposed in a time onto the immediate finish photo sensing material 24. Through the constitution above, the facsimile signal picture is displayed on the liquid crystal display panel 18 and recorded immediately by a non-electric copying mechanism, then the equipment is moved for a long time under the operation of a small sized built-in battery without making the equipment large or the weight high and not losing the portable performance of the equipment.



12: radio communication unit, 14: signal processing unit,  
20: communication control unit, 33: film sensitivity, 34:  
exposure control unit, 36: scanner unit, 38: battery power  
supply

## (54) PATTERN SYNTHESIS ENCODING SYSTEM

(11) 4-267674 (A) (43) 24.9.1992 (19) JP

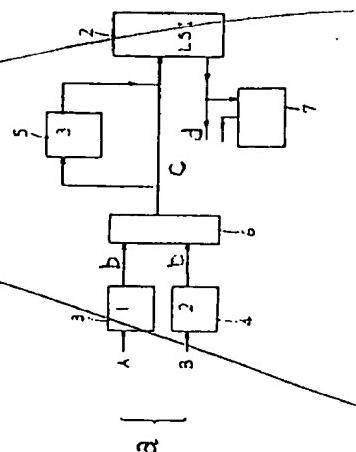
(21) Appl. No. 3-28188 (22) 22.2.1991

(71) FUJITSU LTD (72) NAOKI YAMAZAKI(4)

(51) Int. Cl<sup>s</sup>. H04N1/387, G06F15/66, H03M7/30//H04N1/417

**PURPOSE:** To quicken the processing speed and to save the memory capacity with respect to the pattern synthesis encoding system used when the pattern is synthesized and subject to  $M^2R$  encoding.

**CONSTITUTION:** An access control section 7 applies a sent address by a encoding LSI 2 to 1st, 2nd and 3rd memories 3, 4, 5 when the address has a data byte number n-lines or below while its head address is selected to be a reference or is consecutive. Then a data corresponding to an applied address is read respectively from the 1st and 2nd memories and the synthesis data are generated by an OR section 6. The synthesized data is written to a part corresponding to the address applied to the 3rd memory and fed to the encoding LSI. When the data has the data byte number or over, the sent address is applied to the 3rd memory, the synthesis data corresponding to the applied address is read from the 3rd memory and fed to the encoding LSI.



(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-267672

(43)公開日 平成4年(1992)9月24日

(51) Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 04 N 1/04	1 0 3 C	7251-5C		
H 01 L 27/148				
H 04 N 1/028	A 9070-5C			
5/335	E 8838-5C			
	8518-4M			
		H 01 L 27/14	B	

審査請求 未請求 請求項の数2(全7頁)

(21)出願番号 特願平3-48941

(22)出願日 平成3年(1991)2月21日

(71)出願人 000000941  
鐘淵化学工業株式会社  
大阪府大阪市北区中之島3丁目2番4号

(72)発明者 村上悟  
滋賀県大津市比叡辻2丁目1番2-124号

(72)発明者 山脇竹治  
滋賀県大津市比叡辻2丁目1番2-133号

(72)発明者 吉田恵一  
兵庫県明石市西明石北町3丁目3番26-406号

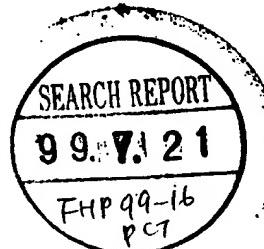
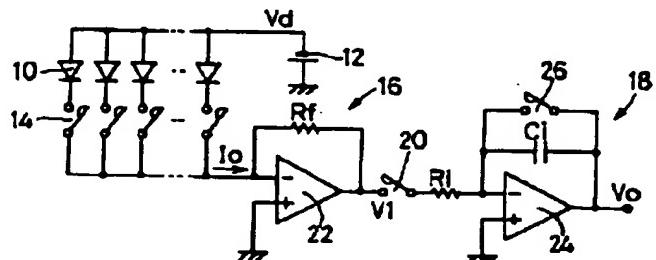
(74)代理人 弁理士 楠本高義

(54)【発明の名称】 画像読み取り方法及びその装置

## (57)【要約】

【目的】 電荷蓄積方式による画像読み取り装置(イメージセンサ)において、それぞれのフォトダイオードによって感度が異なっていても正確に画像を読み取ることができるようとする。

【構成】 フォトダイオード10からの出力電流Ioを電流増幅回路16によって変換増幅し、その出力電圧V1を積分回路18によって時間積分するにあたって、その積分時間をスイッチング素子20を開閉させることによって調整するようとする。すなわち、感度が低いフォトダイオード10ほど長時間で積分するようにするのである。



## 【特許請求の範囲】

【請求項1】複数の光電変換素子の電極間容量を充電しておき、該充電された電極間容量を該光電変換素子に入射した光量に応じて生じた光電流によって一定時間放電させた後、該光電変換素子の一端に駆動電圧を一定時間印加することによって該放電させられた電極間容量を充電するとともに、該充電するときに該光電変換素子の他端から流れる出力電流を時間積分することによって画像を読み取る方法において、前記光電変換素子のうち、感度が高い光電変換素子ほど前記出力電流を短時間で時間積分するようにしたことを特徴とする画像読み取り方法。

【請求項2】入射した光量に応じて光電流を生じる複数の光電変換素子と、該光電変換素子の一端に駆動電圧を一定時間印加する駆動電圧印加手段と、該駆動電圧が印加されたときに該光電変換素子の他端から流れる出力電流を時間積分する出力増幅手段とを備えた画像読み取り装置において、前記光電変換素子のうち、感度が高い光電変換素子ほど前記出力電流が時間積分される時間を短くする積分時間調整手段を設けたことを特徴とする画像読み取り装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は画像を読み取る方法及びその装置に関し、さらに詳しくは、ファクシミリ、イメージスキャナ、デジタル複写機、電子黒板などの原稿上の画像をいわゆる電荷蓄積方式によって読み取る方法及びその装置の改良に関する。

## 【0002】

【従来の技術】従来、ファクシミリなどの原稿読み取り部には電荷結合素子 (charge coupled device: CCD) を用いた縮小光学系の画像読み取り装置が使用されていた。この画像読み取り装置は一般にイメージセンサと呼ばれており、近年は、原稿上の画像を等倍で読み取ることができる密着型イメージセンサが使用されている。この密着型イメージセンサはガラス等の基板上にアモルファスシリコンa-Si等の半導体から成る光電変換素子が一次元状に複数形成され構成されている。これらの光電変換素子として一般にフォトダイオードが用いられているが、これらのフォトダイオードに生じる光電流は極めて微弱であるため、その生じた光電流をフォトダイオードの電極間容量に一旦蓄積させてから検出するいわゆる電荷蓄積方式が採用されている。ここで、電極間容量とはフォトダイオードの電極間で形成された静電容量のことであり、接合容量を含む概念である。

【0003】次に、この電荷蓄積方式について図面に基づき簡単に説明する。図7において、符号1は光電変換素子としてのフォトダイオードであり、これらのフォトダイオード1のアノード端子には共通の駆動電源2が接続されている。また、それぞれのカソード端子にはTF等のスイッチング素子3が接続されていて、これらの

スイッチング素子3には共通の電流増幅回路4及び積分回路5が接続されている。スイッチング素子3はそれが順に閉にされることにより駆動電圧Vdをフォトダイオード1に一定時間印加するためのものであり、電流増幅回路4はフォトダイオード1の出力電流Ioを出力電圧V1に変換増幅するためのものである。また、積分回路5はその電流増幅回路4の出力電圧V.1を時間積分するためのものである。

【0004】このような画像読み取り装置は、或るフォトダ

10 イオード1に接続されたスイッチング素子3が閉にされると、そのフォトダイオード1の電極間容量が十分に充電される。次いで、そのスイッチング素子3が開にされると、その充電された電極間容量はフォトダイオード1に生じた光電流によって放電させられ始めて、再びスイッチング素子3が閉にされるまでの間、放電させられ続ける。すなわち、電極間容量は一定時間内にフォトダイオード1に入射した光量だけ放電させられるのである。そして、図8に示すようにそのスイッチング素子3が閉にされると、その放電させられた電極間容量は再び充電20 され始める。このとき、フォトダイオード1に流れる出力電流Ioが電流増幅回路4によって出力電圧V1に変換増幅され、更に積分回路5によって時間積分されて出力電圧Voが得られる。しかし後、そのスイッチング素子3が開にされるとともに、スイッチング素子6が閉にされて積分コンデンサCiがリセットされる。この積分コンデンサCiがリセットされる直前の出力電圧Voが画像信号として読み出されるのである。

## 【0005】

【発明が解決しようとする課題】しかしながら、フォト30 ダイオード1によって感度が異なっているため正確に画像を読み取ることは困難であった。したがって、図8に示すように均一な白色原稿を読み取った場合であっても、それぞれの出力電圧Voはフォトダイオード1によって異なるという問題があった。ここでいう感度とは、光電変換素子(1)が有する光電変換効率の他に、スイッチング素子3が有する内部抵抗等の不均一性に起因して結果的に出力電圧Voが異なることも含まれる。

【0006】このような問題を解決するために種々の発

40 明が提案されている。たとえば、特開昭50-159216号公報及び特開平1-194655号公報では、予め測定した補正係数をROM (Read Only Memory) に格納しておき、順次読み出された出力電圧とその補正係数とを演算することによって、出力電圧を適正に補正するように構成している。このようにフォトダイオードの感度を補正する方法としては出力電圧を演算する方法が一般的であったが、演算回路が大変煩雑になり、コスト高であった。また、デジタル演算の場合には、アナログ信号をデジタル信号に変換する時に生じる量子化誤差を避けることはできなかった。そこで、本発明者らは簡単な

回路で、より正確に画像を読み取ることができるよう銳意研究を重ねた結果、本発明に至った。

### 【0007】

【課題を解決するための手段】本発明に係る画像読取方法の要旨とするところは、複数の光電変換素子の電極間容量を充電しておき、該充電された電極間容量を該光電変換素子に入射した光量に応じて生じた光電流によって一定時間放電させた後、該光電変換素子の一端に駆動電圧を一定時間印加することによって該放電させられた電極間容量を充電するとともに、該充電するときに該光電変換素子の他端から流れる出力電流を時間積分することによって画像を読み取る方法において、前記光電変換素子のうち、感度が高い光電変換素子ほど前記出力電流を短時間で時間積分するようにしたことがある。

【0008】また、本発明に係る画像読取装置の要旨とするところは、入射した光量に応じて光電流を生じる複数の光電変換素子と、該光電変換素子の一端に駆動電圧を一定時間印加する駆動電圧印加手段と、該駆動電圧が印加されたときに該光電変換素子の他端から流れる出力電流を時間積分する出力増幅手段とを備えた画像読取装置において、前記光電変換素子のうち、感度が高い光電変換素子ほど前記出力電流が時間積分される時間を短くする積分時間調整手段を設けたことがある。

### 【0009】

【作用】本発明に係る画像読取方法によれば、複数の光電変換素子の電極間容量が十分に充電され、それぞれの充電された電極間容量が入射光量に応じて生じた光電流によって一定時間放電させられる。次に、それぞれの光電変換素子の一端に駆動電圧が一定時間印加されると、それぞれの放電させられた電極間容量が再び充電される。これらの電極間容量が充電されるときにそれぞれの光電変換素子の他端から流れる出力電流が、感度が高い光電変換素子ほど短時間で積分され、逆に感度が低い光電変換素子ほど長時間で積分されて画像が読み取られる。すなわち、それぞれの光電変換素子の感度に応じて出力電流を積分する時間が適正に調整されるのである。

【0010】また、本発明に係る画像読取装置によれば、駆動電圧印加手段により複数の光電変換素子の一端に駆動電圧が一定時間印加され、それぞれの光電変換素子の電極間容量が十分に充電される。次いで、それぞれの光電変換素子に入射した光量に応じて光電流が生じ、それぞれの電極間容量が一定時間放電させられる。次に、駆動電圧印加手段によりそれぞれの光電変換素子の一端に駆動電圧が一定時間印加されると、それぞれの放電させられた電極間容量が再び充電される。これらの電極間容量が充電されるときにそれぞれの光電変換素子の他端から流れる出力電流が出力増幅手段により時間積分されるのであるが、積分時間調整手段により感度が高い光電変換素子ほど積分時間が短くされ、逆に感度が低い光電変換素子ほど積分時間が長くされて時間積分される

ことによって画像が読み取られる。すなわち、積分時間調整手段によりそれぞれの光電変換素子の感度に応じて出力電流を積分する時間が適正に調整されるのである。

### 【0011】

【実施例】次に、本発明に係る画像読取方法及びその装置の実施例を図面に基づき詳しく説明する。図1に示すように、本発明に係る画像読取装置は複数のフォトダイオード10が配列されていて、これらのアノード端子には共通の駆動電源12が接続され、また、カソード端子にはスイッチング素子14が接続されている。これらのスイッチング素子14には共通の電流增幅回路16及び積分回路18が接続されていて、更に、電流增幅回路16と積分回路18との間にスイッチング素子20が接続されて構成されている。

【0012】フォトダイオード10はアモルファスシリコンa-Si等の半導体から成り、入射した光量に応じて光電流を生じる光電変換素子である。また、スイッチング素子14はTFT等から成り、後述する制御信号によって一定時間、順に閉にされるように構成されている。このスイッチング素子14及び駆動電源12がフォトダイオード10のアノード端子に駆動電圧Vdを一定時間印加する駆動電圧印加手段を構成している。

【0013】電流增幅回路16は演算增幅器22と負帰還抵抗Rfとから構成されていて、フォトダイオード10からの出力電流Ioを出力電圧V1に変換増幅するためのものである。また、積分回路18は演算增幅器24、積分コンデンサCi、積分抵抗Ri及びスイッチング素子26から構成されていて、電流增幅回路16からの出力電圧V1を時間積分して出力電圧Voを得るためのものである。このスイッチング素子26は、図2に示すようにスイッチング素子14が閉にされると同時に閉にされるように構成されていて、次のフォトダイオード10からの出力電圧V1を時間積分する前に、積分コンデンサCiをリセットするためのものである。この電流增幅回路16及び積分回路18がフォトダイオード10のカソード端子から流れる出力電流Ioを時間積分する出力増幅手段を構成している。

【0014】電流增幅回路16と積分回路18との間に設けられたスイッチング素子20は、複数のスイッチング素子14のうちのいずれかが閉にされると同時に閉にされるように構成されている。また、スイッチング素子20は予め設定された時期に閉にされるように構成されている。本例では、全てのフォトダイオード10に均一な白色原稿が読み取られた場合に、それぞれのフォトダイオード10からの出力電圧Vm inに統一されるように、スイッチング素子20が閉にされる時期が設定されている。したがって、最も感度が低いフォトダイオード10に接続されているスイッチング素子14が閉にされているときは、そのスイッチング素子14が閉にされる

と同時にスイッチング素子20が閉にされるように構成されていて、その他の感度が高いフォトダイオード10に接続されているスイッチング素子14が閉にされているときは、そのフォトダイオード10の出力電圧V<sub>o</sub>が最も感度が低いフォトダイオードの出力電圧V<sub>min</sub>と同電圧に達した時にスイッチング素子20が閉にされるように構成されている。このスイッチング素子20が、複数のフォトダイオード10のうち感度が高いフォトダイオード10ほど、その出力電流I<sub>o</sub>が時間積分される時間を短くする積分時間調整手段を構成している。

【0015】次に、スイッチング素子20が閉にされる時期を設定する装置について説明する。図3において、符号30はクロックパルスCLKを計数するタイムカウンタである。このタイムカウンタ30はスイッチング素子14が閉にされると同時にリセットされるように構成されていて、スイッチング素子14が閉にされてから経過した時間を計測するためのものである。また、符号32はスイッチング素子14が閉にされているフォトダイオード10を特定するセンサカウンタであり、クロックパルスCLKを計数することによって特定するように構成されている。更に、符号34は各フォトダイオード10の感度に応じた積分時間が予め測定されて記憶させられているROM(Read Only Memory)である。また、符号36はタイムカウンタ30からのデータとROM34からのデータを比較するコンパレータである。更に、符号38はコンパレータ36からの信号に応じて、スイッチング素子20を開閉させるための制御信号を形成する制御信号発生回路である。なお、スイッチング素子14とスイッチング素子26とを同期させて開閉させるための制御信号は、従来と同様にクロックパルスCLKをデバイダ40により分周して制御信号発生回路42により形成されている。

【0016】次に、この画像読取装置の動作を説明する。先ず、それぞれのスイッチング素子14が一定時間、順に閉にされてフォトダイオード10のアノード端子に駆動電圧V<sub>d</sub>が印加されると、フォトダイオード10に逆バイアス電圧がかかり、それぞれの電極間容量が十分に充電される。次いで、それぞれのスイッチング素子14が順に閉にされて、たとえば全てのフォトダイオード10に均一な白色原稿が読み取られたとすると、その均一な白色原稿に応じて生じた光電流によってそれぞれの電極間容量は放電させられる。ところが、均一な白色原稿であるにも拘らずフォトダイオード10によって感度が異なっているために、放電させられる量はそれぞれの電極間容量によって異なっている。次に、それぞれのスイッチング素子14が順に閉にされてフォトダイオード10のアノード端子に駆動電圧V<sub>d</sub>が印加されると、それぞれの放電させられた電極間容量が再び充電される。このとき、それぞれのフォトダイオード10のカソード端子から流れる負の出力電流I<sub>o</sub>が電流増幅回路

16により出力電圧V<sub>1</sub>に変換増幅される。

【0017】この出力電圧V<sub>1</sub>を積分回路18により時間積分して出力電圧V<sub>o</sub>を得るにあたって、たとえば最も感度が低いフォトダイオード10に接続されたスイッチング素子14が閉にされるとスイッチング素子20が閉にされ、同時にタイムカウンタ30がリセットされる。次いで、このタイムカウンタ30によりスイッチング素子20が閉にされてから経過した時間が計測され、その経過時間のデータが随時コンパレータ36に出力される。一方、センサカウンタ32には最も感度が低いフォトダイオード10であることが特定されていて、このセンサカウンタ32からのデータに基づき、最も感度が低いフォトダイオード10に必要な積分時間(本例ではスイッチング素子14が閉にされている時間と同時間)のデータがROM34からコンパレータ36に出力される。そして、これらのデータがコンパレータ36により随時比較され、これらのデータが合致した時にコンパレータ36から制御信号発生回路38にデータが合致したことを表す信号が出力される。この信号に基づいて制御信号発生回路38から制御信号が出力されて、スイッチング素子20が閉にされる。このように出力電圧V<sub>1</sub>が時間積分されて出力電圧V<sub>min</sub>が得られる。

【0018】また、その他の感度が高いフォトダイオード10に接続されたスイッチング素子14が閉にされるとスイッチング素子20が閉にされ、同時にタイムカウンタ30がリセットされる。次いで、このタイムカウンタ30によりスイッチング素子20が閉にされてから経過した時間が計測され、その経過時間のデータが随時コンパレータ36に出力される。一方、センサカウンタ32にはその他の感度が高いフォトダイオード10であることが特定されていて、このセンサカウンタ32からのデータに基づき、そのフォトダイオード10に必要な積分時間のデータがROM34からコンパレータ36に出力される。そして、これらのデータがコンパレータ36により随時比較され、これらのデータが合致した時にコンパレータ36から制御信号発生回路38にデータが合致したことを表す信号が出力される。この信号に基づいて制御信号発生回路38から制御信号が出力されて、スイッチング素子20が閉にされる。このように出力電圧V<sub>1</sub>が時間積分されて、最も感度が低いフォトダイオード10と同じ出力電圧V<sub>min</sub>が得られる。

【0019】以上のように、感度が高いフォトダイオード10ほどその出力電圧V<sub>1</sub>が短時間で時間積分され、逆に感度が低いフォトダイオード10ほどその出力電圧V<sub>1</sub>が長時間で時間積分されて出力電圧V<sub>o</sub>が得られるのである。

【0020】かかる画像読取装置には、感度が高いフォトダイオード10ほど、そのフォトダイオード10のカソード端子から流れる出力電流I<sub>o</sub>を積分する時間を短くするスイッチング素子20が設けられているため、フ

オトダイオード10の感度が異なっていても正確に画像を読み取ることができる。また、デジタル演算に伴う量子化誤差等が発生しないので、より正確に画像を読み取ることができる。しかも、煩雑なデジタル演算回路等を必要としないので、より安価で高性能な画像読取装置を提供することができる。

【0021】以上、本発明に係る画像読取方法及びその装置の一実施例を詳述したが、本発明は上述した実施例に限定されることなくその他の態様でも実施し得るものである。

【0022】たとえば、図4に示すようにマトリックス駆動方式の画像読取装置にも適用し得るものである。符号44はフォトダイオードであり、これらに逆極性でブロッキングダイオード46が直列に接続されている。これらのフォトダイオード44及びブロッキングダイオード46は一定の個数毎にブロック48で区分されていて、各ブロッキングダイオード46はブロック48毎に駆動電圧発生回路50に接続されている。一方、各フォトダイオード44は各ブロック48間で同じ位置にあるもの同士を共通として電流增幅回路52に接続されている。更に、これらの電流增幅回路52はスイッチング素子54を介して積分回路56に接続されている。

【0023】これらのスイッチング素子54は駆動電圧発生回路50によっていずれかのブロック48に駆動電圧Vdが印加されると一斉に閉にされるように構成されているとともに、ブロック48内における各フォトダイオード44の感度はほぼ均一であることから、各スイッチング素子54は駆動電圧Vdが印加されているブロック48に応じて所定の時期に一斉に閉にされるように構成されている。したがって、マトリックス駆動方式の場合はブロック48間でのフォトダイオード44の感度の相違に加えてブロック48毎の配線抵抗や浮遊容量等の相違に起因して出力電圧Voが不均一になるが、本例によれば、このような不均一性も解消される。あるいは全てのフォトダイオード44の感度に応じて各スイッチング素子54が所定の時期に個別に閉にされるように構成することも可能である。

【0024】また図5に示すように、予め測定した積分時間をROM58に記憶させておき、並直変換器60によりROM58からのパラレルデータをシリアルデータに変換することによって、スイッチング素子20を開閉させる制御信号を直接形成するように構成しても良い。この場合、ROM58としてたとえば32ビットのものを用いるのであれば、32段階で表された積分時間を記憶させておけば良い。本例では、前述したタイムカウンタ30やコンパレータ36がなく、より簡単な回路で構成することができる。

【0025】更に図6に示すように、前述した電流増幅回路16を省略して、フォトダイオード10からの出力電流Ioが直接積分回路62によって時間積分されるよ

うに構成することも可能である。

【0026】また、スイッチング素子20を介すことなく、電流増幅回路16に直接積分回路18を接続して、積分コンデンサCiをリセットするためのスイッチング素子26がいずれかのスイッチング素子14が閉にされると同時に開にされ、各フォトダイオード10の感度に応じて所定の時期に閉にされるように構成されても良い。すなわち、積分コンデンサCiをリセットするためのスイッチング素子26を開閉させることにより積分時間を調整しても良いのである。この場合は、スイッチング素子26が積分時間調整手段となる。

【0027】更に、白色原稿を基準にせず、中間明度の原稿を基準に積分時間を設定することも可能である。また、予め測定した積分時間をROMに記憶させておくのではなく、原稿を読み取る度に基準原稿を読み取り、適正な積分時間を算出してRWM(Read Write Memory)等に記憶させるように構成することも可能である。

【0028】その他、駆動電圧Vdを正の電圧にすることも可能であり、この場合には、フォトダイオードを逆方向に接続すれば良く、マトリックス駆動方式では更にブロッキングダイオードをも逆方向に接続すれば良いなど、本発明はその主旨を逸脱しない範囲内で当業者の知識に基づき種々なる改良、修正、変形を加えた態様で実施し得るものである。

#### 【0029】

【発明の効果】本発明に係る画像読取方法は感度が高い光電変換素子ほどその光電変換素子の他端から流れる出力電流を短時間で積分するようにしているため、光電変換素子の感度が異なっていても正確に画像を読み取ることができる。また、デジタル演算に伴う量子化誤差等が発生しないので、より正確に画像を読み取ることができる。

【0030】また、本発明に係る画像読取装置には感度が高い光電変換素子ほどその光電変換素子の他端から流れる出力電流を積分する時間を短くする積分時間調整手段が設けられているため、光電変換素子の感度が異なっていても正確に画像を読み取ることができる。また、デジタル演算に伴う量子化誤差等が発生しないので、より正確に画像を読み取ることができる。しかも、煩雑なデジタル演算回路等を必要としないので、より安価で高性能な画像読取装置を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明に係る画像読取装置の実施例を示す回路図である。

【図2】図1に示した回路図の動作を示すタイムチャートである。

【図3】図1に示した実施例におけるスイッチング素子を作動させるための実施例を示すブロック図である。

【図4】本発明に係る画像読取装置の他の実施例を示す回路図である。

【図5】図1に示した実施例におけるスイッチング素子を作動させるための他の実施例を示すブロック図である。

【図6】本発明に係る画像読み取り装置の他の実施例を示す回路図である。

【図7】従来の画像読み取り装置の実施例を示す回路図である。

【図8】図7に示した回路図の動作を示すタイムチャートである。

【符号の説明】

10, 44; フォトダイオード(光電変換素子)

12; 電源(駆動電圧印加手段)

14; スイッチング素子(駆動電圧印加手段)

16, 52; 電流増幅回路(出力増幅手段)

18, 56; 積分回路(出力増幅手段)

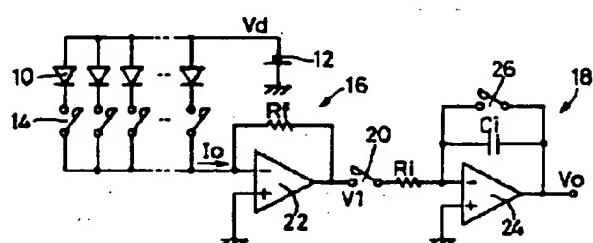
20, 54; スイッチング素子(積分時間調整手段)

Vd; 駆動電圧

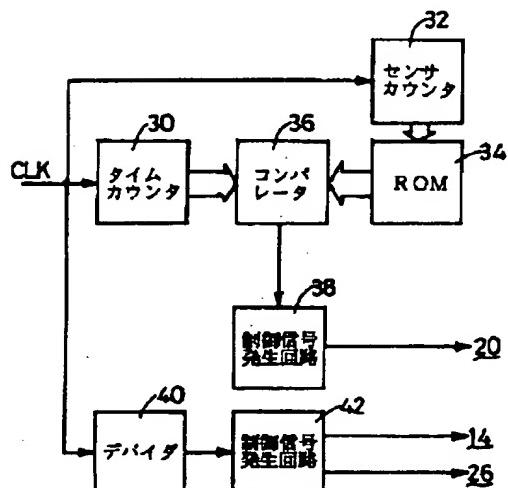
Io; 出力電流

Vo; 出力電圧

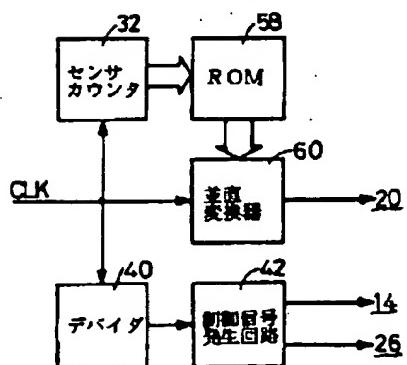
【図1】



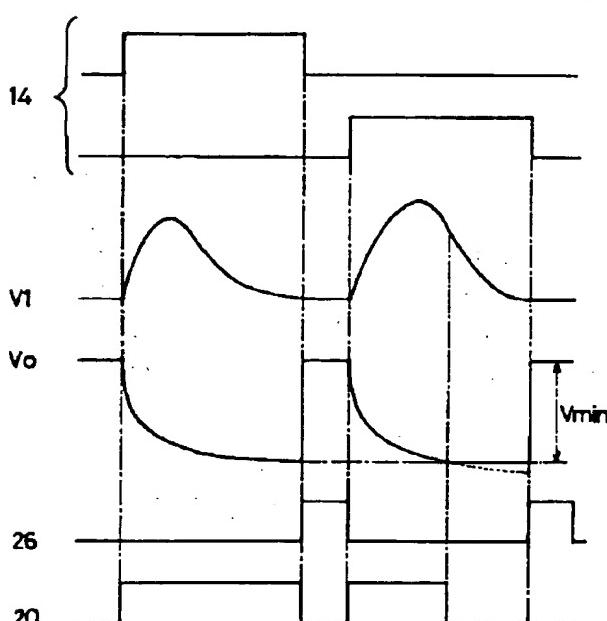
【図3】



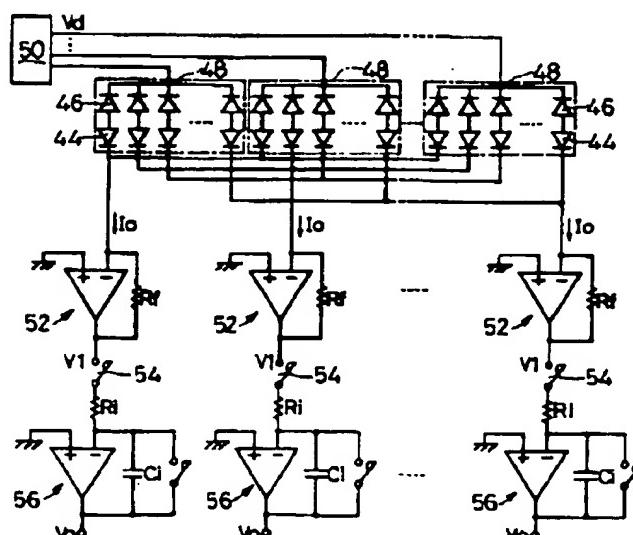
【図5】



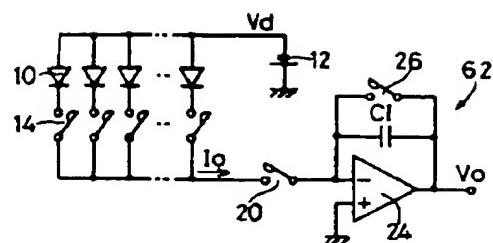
【図2】



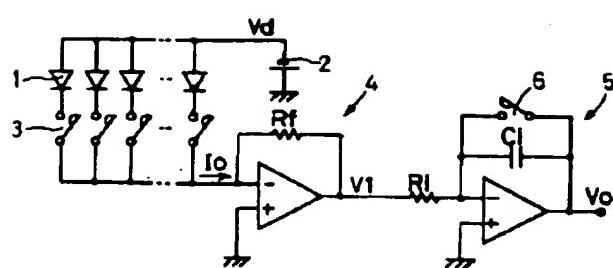
【図4】



【図6】



【図7】



【図8】

